

Phillips の Discriminator(710,708,705) で見られるクロストーク について

田中 隆己

2012 年 3 月 9 日

1 概要

Phillips の Discriminator(710,708,705) において二つの ch に同タイミングでシグナルの入力があると出力のタイミングが 100ps オーダーで変動する現象が見られた。この現象の詳細を追った。

2 テストセットアップ

以下の回路を用いてテストを行った。

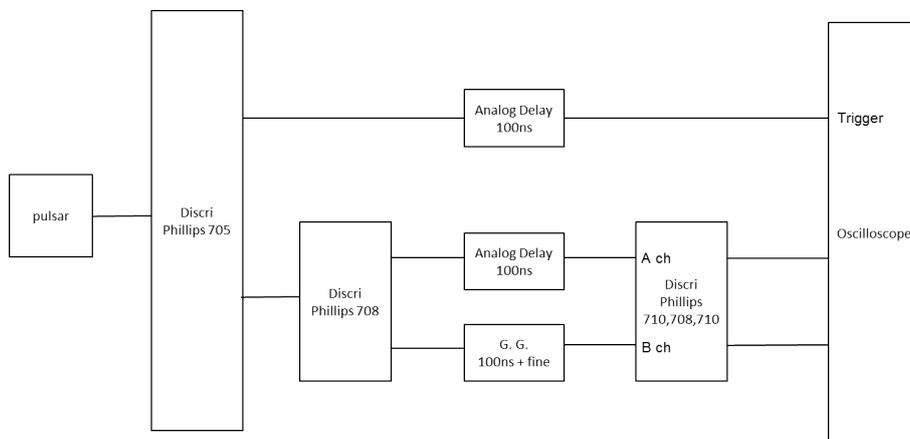


図 2.1 テスト回路

chB 側の delay を変更した時の chA の出力の変化を見ることによりクロストークを定量的に評価した。なお、chB 側の delay を変更したときの chA 側の Analog Delay 後のシグナルに変化がないことは確かめた。各 Discri の threshold は 200mV とした。

710 の端子は、

o:input o(1):output

o(3):output o(4):outbar o(2):output

という順番に並んでおり、以下ではそれぞれの出力端子を括弧内の番号で呼ぶ。705 と 708 は出力端子 3 が存

在しない。

3 干渉パルス

chB の出力シグナルの立ち上がりにおいて、モジュールや条件に依存して dV (振幅) $=2\sim 20$ mV, T (周期) $=1\sim 3$ ns, dT (幅) $=\sim 5$ ns 程度のパルスが chA に生じる (ここでは干渉パルスと呼ぶことにする)。クロストークの影響が最も大きい場合の図を図 3.1 に示す。



図 3.1 干渉パルスが最も大きい場合。下側のシグナル (chB) が立ち上がる時に上側のシグナル (chA) で $dV=\pm 10$ mV, $T=3$ ns 程度の干渉パルスが見える。

出力端子や相手の ch、ターミネートの有無などの条件と干渉パルスの高さ・周期の関係を表 3.1 に示す。この表から、710 の左下の出力端子は干渉が大きいことが分かる。また、どのモジュールも 1ch 離せば干渉は抑えられることが分かる。

4 タイミングシフト

干渉パルスとは別に、他の ch の立ち上がりと同タイミング (前後 10ns 程度) に立ち上がると出力タイミングが条件によって 50ps \sim 500ps 程度ふらつく。これは静止画では分かりにくいので upload した動画の url を示す。

710, ch1, ch2, 1:open, 2:open, 3:out, 4:open, range:1ns

http://be.nucl.ap.titech.ac.jp/~ryuki/files/MVI_0525.mpg

module	chA	chB	in/out	pulse height	frequency
710	ch5	ch6	1:out, 2:terminate, 3:open, 4:open	$\pm 4\text{mV}$	2.5ns
710	ch5	ch7	1:out, 2:terminate, 3:open, 4:open	$\pm 1\text{mV}$	2.5ns
710	ch4	ch5	1:out, 2:terminate, 3:open, 4:open	$\pm 2\text{mV}$	2.5ns
710	ch5	ch6	1:open, 2:open, 3:out, 4:open	+15mV,-10mV	2.5ns
710	ch5	ch7	1:open, 2:open, 3:out, 4:open	$\pm 2\text{mV}$	2.5ns
710	ch4	ch5	1:open, 2:open, 3:out, 4:open	+3mV,-5mV	2.5ns
710	ch5	ch6	1:open, 2:open, 3:out, 4:terminate	$\pm 7\text{mV}$	2.5ns
710	ch4	ch5	1:open, 2:open, 3:out, 4:terminate	$\pm 2\text{mV}$	2.5ns
710	ch5	ch7	1:open, 2:open, 3:out, 4:terminate	$\pm 4\text{mV}$	2.5ns
708	ch5	ch6	1:out, 2:terminate, 3:—, 4:open	$\pm 3\text{mV}$	1.5ns
708	ch5	ch7	1:out, 2:terminate, 3:—, 4:open	$\pm 2\text{mV}$	1.5ns
705	ch5	ch6	1:out, 2:terminate, 3:—, 4:open	$\pm 3\text{mV}$	1.5ns
705	ch5	ch7	1:out, 2:terminate, 3:—, 4:open	$\pm 1\text{mV}$	1.5ns

表 3.1 干渉パルスのまとめ。ch は 1 始まりで数えている。

710, ch1, ch2, 1:out, 2:terminate, 3:open, 4:open, range:1ns

http://be.nucl.ap.titech.ac.jp/~ryuki/files/MVI_0526.mpg

710, ch1, ch3, 1:out, 2:terminate, 3:open, 4:open, range:500ps

http://be.nucl.ap.titech.ac.jp/~ryuki/files/MVI_0527.mpg

出力端子や相手の ch、ターミネートの有無などの条件とタイミングシフトの関係を表 4.1 に示す。干渉パル

module	chA	chB	in/out	timing dispersion(full width)
710	ch1	ch2	1:out, 2:terminate, 3:open, 4:open	~400ps
710	ch1	ch3	1:out, 2:terminate, 3:open, 4:open	100ps 以下
710	ch1	ch2	1:open, 2:open, 3:out, 4:open	~400ps
708	ch5	ch6	1:out, 2:terminate, 3:—, 4:open	~100ps
708	ch5	ch7	1:out, 2:terminate, 3:—, 4:open	100ps 以下
705	ch5	ch6	1:out, 2:terminate, 3:—, 4:open	~400ps
705	ch5	ch7	1:out, 2:terminate, 3:—, 4:open	100ps 以下

表 4.1 タイミングシフトのまとめ。100ps 以下の変化はオシロでは分かりにくいので明言を避ける。

スと同じように 1ch 空ければタイミングシフトも小さくなり、100ps 以下 (目測で 20ps~50ps 程度) に抑えられる。オシロで見える限り、タイミングシフトが起こる時間幅は他のシグナルの立ち上がりの直前 3ns 程度から直後の 5ns 程度の間である。なお、過去に TDC を用いた DEBUG では 15ns 程度タイミングをずらすと影響が完全になくなることが確かめられている。

ちなみに立ち下がりの干渉はさらにひどく、ns オーダーでタイミングが変動する。

5 干渉パルスとタイミングシフトの関係

干渉パルスによってタイミングシフトが起こっていると仮定して単純計算 ($10\text{mV}/800\text{mV} \times 1.5\text{ns} = 20\text{ps}$) すると実際に起きているタイミングシフト ($\sim 400\text{ps}$) を説明できない。これよりタイミングシフトはシグナルが出力されるタイミング自体が変化することにより起きていると言える。

6 他のモジュールについて

前に一度 DEBUG したときの記録では 757(Mixed Logic Unit) もタイミングシフトを起こすとなっている。また SAMURAI 棚にあった他の phillips(740,752,776) のモジュールは問題がなかったとある。しかし、これらも比較的干渉の小さかった 708 と同程度の干渉がある可能性は十分にあるので注意が必要である。